

캡스톤 디자인 국문 요약서
프로젝트 주제 : Advanced TFET
조원 : 고민기(60161650), 윤채원(60191827)
요약문
<p>Metal-Oxide-Semiconductor Field-Effect Transistor(MOSFET)는 열 방출의 한계로 실온에서 Subthreshold Swing(SS)가 60 mV/dec 미만으로 낮아질 수 없는 반면, Band-to-Band Tunneling(BTBT)을 매커니즘으로 하는 Tunneling Field-Effect Transistor(TFET)는 60 mV/dec 미만의 SS를 가질 수 있다. 하지만 TFET은 전류 구동성이 낮다는 단점이 있어 이를 극복하고 더 낮은 SS를 갖기 위해 다양한 성분과 새로운 구조에 관하여 연구가 진행되어 왔다. 그리고 이러한 TFET의 전기적 특성을 개선하기 위해 제안된 새로운 구조 중 하나가 Pocket Tunneling Field-Effect Transistor(PTFET)이다. PTFET에서의 전기적 특성은 소스-게이트 방향으로의 포인트 터널링에 대해서는 다뤄진 바 있으나, 소스-드레인 방향으로의 라인 터널링 효과는 자세히 보고되지 않았다. 본 프로젝트에서는 소스 접합부 선단에서 성분 및 도핑 농도를 조절한 뒤 라인 터널링의 변화를 조사하였다.</p> <p>첫 번째로 기본 PTFET에서 발생하는 험프 현상을 줄이기 위해 래퍼런스 구조의 PTFET에 Dual Work Function(DWF)을 적용시켰다. 낮은 Work Function(WF) 게이트와 높은 WF 게이트를 결합한 구조인 DWF 게이트의 경우 높은 WF 게이트에 의해 off 상태에서는 포인트 터널링이 억제되고 낮은 WF 게이트에 의해 on 상태에서는 라인 터널링이 활성화되어 SS가 향상된다. 또한 소스 언더랩 길이를 조절하여 DWF PTFET를 최적화했다. 포인트 터널링에서 낮은 WF의 효과를 유지하고 라인 터널링에서 높은 WF의 효과를 증가시킴으로써 구동 전류와 SS를 개선하였다.</p> <p>두 번째로 실리콘(Si) 소스 대신 실리콘 저마늄(SiGe) 소스를 적용시켰다. SiGe는 Si와 다른 Valence Band Off-set(VBO)을 갖는다. SiGe의 높은 Valence Band는 소스의 Valence Band에서 바디의 Conduction Band로 BTBT를 도움으로써 구동 전류를 개선시킨다.</p> <p>세 번째로 라인 터널링이 일어나는 SiGe 소스의 가장자리를 가볍게 도핑하면 SiGe 소스 접합부의 depletion region이 증가하고, 터널링의 발생이 Si 바디에서 SiGe 소스로 이동할 수 있게 된다. 그 결과, 구동 전류의 증가를 나타내는 전기적 특성이 고성능 애플리케이션에도 적합한 것을 확인할 수 있었다.</p> <p>마지막은 더 나은 성능을 위해 적용시킨 각 구조의 최적화를 진행하였다.</p>

캡스톤 디자인 2 영문 요약서		
프로젝트 주제 : Advanced TFET		
조 : 3	학번 : 60161650, 60191827	이름: 고민기, 윤채원
요약문		
<p>While metal-oxide-semiconductor field-effect transistor (MOSFET) cannot achieve a subthreshold swing (SS) below 60 mV/dec at room temperature due to the limitation by thermionic emission, tunneling field-effect transistor (TFET) is allowed to have SS of sub-60-mV/dec by its mechanism of band-to-band tunneling (BTBT). On the other hand, TFET has a weakness of low current drivability, which has called for researches on various materials and novel structures to overcome the weakness and achieve a smaller SS. One of the novel structures proposed to improve the electrical characteristics of TFETs is Pocket tunneling field effect transistor (PTFET). In the PTFET, the electrical characteristics are mainly governed by vertical tunneling in the source-to-gate direction. However, the effect of lateral tunneling in the source-to-drain direction has been seldom reported in detail. In this project, the change in lateral tunneling is investigated by adjusting the material and doping concentration at the tip of the source junction.</p> <p>First, we apply dual work function (DWF) on PTFET which is referred to other paper to reduce hump behavior occurring on the basic PTFET. In case of dual gate with low work function (WF) and high WF, point tunnelling at off-state is suppressed due to high WF gate and line tunnelling at on-state is activated due to low WF gate, which improves SS. Furthermore we optimize DWF PTFET by source underlap. It maintain the effect of low WF at point tunneling and increase the effect of high WF at line tunneling. So It improves On-current and SS.</p> <p>Second, we apply SiliconGermanium (SiGe) source instead of silicon source. SiGe has different valence band off-set (VBO) with Si. The high valence band of SiGe helps BTBT from valence band of source to conduction band of body. So It shows improved on-current.</p> <p>Third, If the edge of SiGe source where the lateral tunneling takes place is lightly doped, the depletion region in the SiGe source junction increases and the location of tunneling events can be moved from the Si body to the SiGe source. As a result, the electric characteristics demonstrating the increase in on-current are confirmed to be also suitable for high-performance applications.</p> <p>And for better performance, we optimize each applied structure.</p>		